

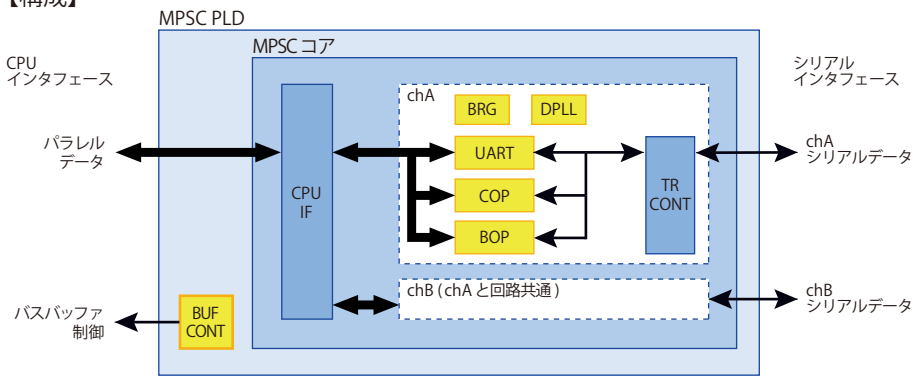
MPSC PLD

本製品は NEC 製 μ PD72001 互換を目指した **Multi-Protocol Serial Controller (MPSC)** IP です。

- NEC 製 μ PD72001 を使用しているシステムに制御ソフトウェアを大幅に変更せずに置き換えることが可能です。
- RTL (VHDL) もしくは FPGA 用 ROM データにてご提供致します。
- 必要なプロトコルおよびチャンネル数のみに限定し、より小規模で安価な FPGA に実装することも可能です。(*注1)
- 5V インタフェース対応機能 (レベル変換用外部バスバッファ制御機能) 搭載。

(注1: カスタマイズによる対応となります)

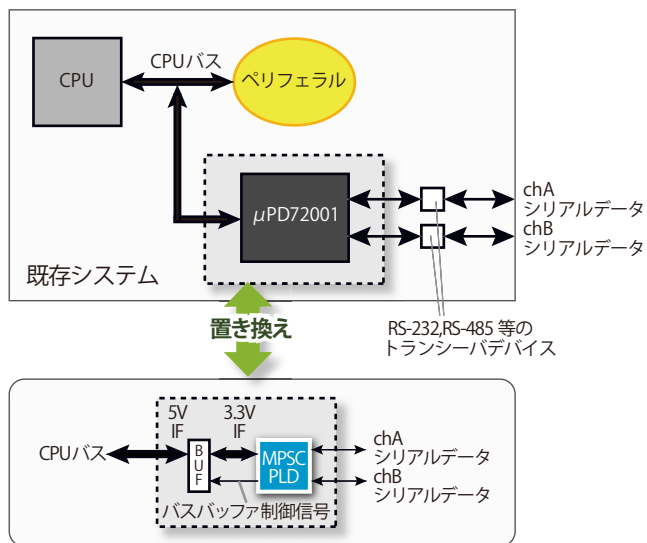
【構成】



- CPU IF : CPU インタフェースブロック
- UART : 調歩同期プロトコルエンジン
- COP : COP プロトコルエンジン
- BOP : BOP プロトコルエンジン
- BRG : ボーレートジェネレータ
- DPPL : デジタル・フェーズ・ロックド・ループ
- TR CONT : シリアル送受信制御ブロック
- BUF CONT : 外部バスバッファ制御回路

各プロトコルエンジンはそれぞれ独立に2ch分搭載されているため、例えば一方のチャンネルをCOPで送受信、もう一方のチャンネルをBOPで送受信というような利用が可能です。

【置き換え例】



※ "BUF" はレベル変換用バッファです。システムのインタフェースレベルが、MPSC PLD の対応インタフェースレベルと異なる場合に必要です。

【規模 (参考)】

ALTERA 製 Cyclone III	EP1C6
使用 LE 数	約 3,000LEs
メモリ使用量	0
最大動作速度 f_{MAX}	50MHz

- ご要望により IP のカスタマイズおよび機能追加してのご提供も可能です。
- 外部制御回路等の周辺回路のカスタム設計も承りますので、ご相談ください。
- マクロ (ネットリスト) によるご提供や ROM 形式での提供も可能です。
- 評価モジュールも貸し出ししております。※詳細はお問い合わせください。

μPD72001とは下記の機能相違があります。

○: 対応機能 / ×: 未対応機能 / △: 対応可能 (一部相違)

ブロック	機能	μPD72001	MPSC PLD
全体	データフォーマット	NRZ	○
		NRZI	○
	マンチェスタ	FM0	○
		FM1	○
		マンチェスタ	○
	自己折り返しテスト機能	○	
水晶発振回路	○		
スタンバイ機能	○		
外部トランシーバ制御機能	×		
COP	モード	Mono-sync	○
		Bi-sync	○
		External-sync	○
	キャラクタビット長設定	○	
パリティチェック機能	○		
生成多項式	CRC-CCITT	○	
	CEC-16	○	
BOP	SDLC LOOP モード	○	
	フラグ設定	○	
	受信データ長設定	○	
	Residueコード	○	

※ 本 IP は、μPD72001 の機能の中で汎用的でないものを、経済性を考慮し省いております。

×印の機能でもカスタマイズにより追加が可能なものもありますのでご相談ください。

※ SDLC LOOP モード (専用バージョン) に関してはお問い合わせください。

【関連製品情報】

MPSC PLD に対応した「**HDLCミドルウェア**」もご提供いたします。

お気軽にお問い合わせください。

