

## AHB 対応 PCI ホストブリッジ

### PCI Host Bridge

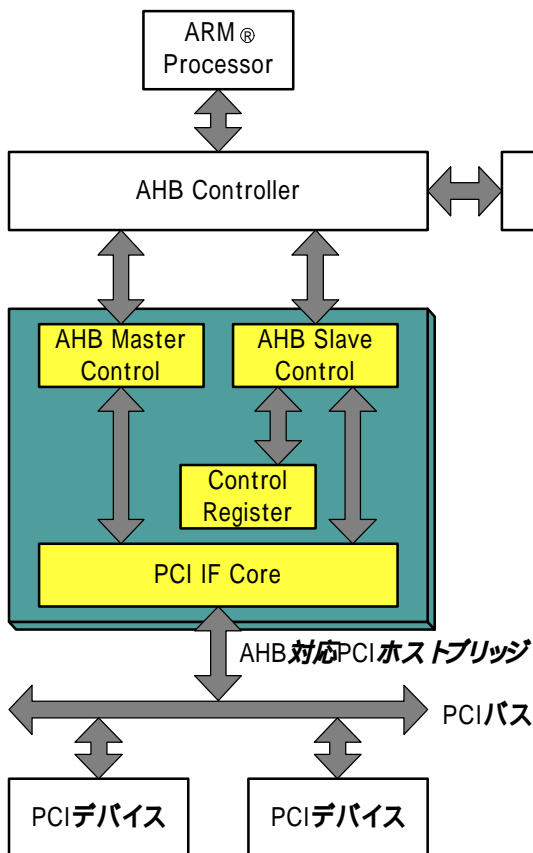
本製品は AMBA™ AHB と PCI バスを接続する PCI ホストブリッジで、AHB アーキテクチャのシステムから様々な PCI デバイスを容易に利用することが可能です。

必要性の高い機能のみで構成していますので、規模が小さく実装の容易な IP です。

#### 特長

- PCI Rev 2.2 に準拠
- AMBA™ 仕様書 Rev2.0 に準拠
- マスタ/ターゲット動作に対応
- マスタ動作のみ、ターゲット動作のみも対応可能

#### 【機能ブロック構成】



#### [各ブロック説明]

- AHB Master Control : AHB マスタ制御部
- AHB Slave Control : AHB スレーブ制御部
- Control Register : 制御レジスタ部
- PCI IF Core : PCI インタフェース部

動作周波数	約30MHz (ACEX1K100-1使用時)
規模	700 ~ 800LE (ACEX1K100使用時)
対応スロット数	2スロット
PCIメモリ空間	16M / 64M / 256M / 1024Mbyte

## 【仕様一覧】

項 目	実 装		備 考
	PCI Initiator 動作時	PCI Target 動作時	
割込みアクノリッジ			
スペシャルサイクル			
メモリアード			
メモリアイト			
コンフィギュレーションリード			
コンフィギュレーションライト			
メモリアードマルチプル			PCI ターゲット動作時はメモリアードとして処理
デュアルアドレスサイクル			
メモリアードライン			PCI ターゲット動作時はメモリアードとして処理
メモリアイトアンドインバリデート			PCI ターゲット動作時はメモリアイトとして処理
アービトレーションパーキング			IDLE 時は PCI ホストブリッジがバスをドライブ
キャッシュサポート (SBO# SDONE#)			
ボードステータス (PRSNT1# PRSNT2#)			ブリッジ内のレジスタに表示

## 【製品構成】

- ・ ネットリスト(EDIF)または Verilog-HDL ソースコード
- ・ ユーザーズマニュアル

お客さまのご要望によりカスタマイズおよび機能追加してご提供することも可能です。

HDL 言語で設計していますので、様々な FPGA や ASIC デバイスへ対応します。  
FPGA に書き込んだ状態でのご提供も可能ですので、お気軽にご相談下さい。

ドライバサンプルソースについては別途ご相談承ります。

本ブリッジの評価版をご用意しておりますので、下記連絡先までお問い合わせ下さい。

通信機器・画像処理関連ハードウェア、ファームウェアの  
受託開発も承ります。

## 株式会社テクノクリエート

【本社】〒980-0801 仙台市青葉区木町通1 - 8 - 28 武山興産ビル

【東京技術センター】〒206-0014 東京都多摩市乞田1284 永山Uビル

お問い合わせはこちら

☎ 0120-733-606 (お問い合わせセンター)

E-mail: info@techno-create.com

http://www.techno-create.com